

# CAPÍTULO I

## MARCO TEÓRICO

**B**revemente se describirá el funcionamiento de un inversor trifásico con patrón de conducción a 180 grados. Tres medios puentes o ramas forman el inversor trifásico, la Fig. I.1 es uno de los seis estados de los interruptores del inversor [14]; donde  $V_s$ , el voltaje de corriente directa la ubicación de los voltajes de fase  $V_{an}$ ,  $V_{bn}$  y  $V_{cn}$  respecto al punto neutro  $N$ , generado por la carga conectada en estrella. La Fig.I.2a) indica intervalos de 180 grados para el estado cerrado y el estado abierto de cada interruptor  $Q_1$ ,  $Q_2$ ,  $Q_3$ ,  $Q_4$ ,  $Q_5$  y  $Q_6$ . La secuencia y el desplazamiento de 120 grados de  $V_{an}$ ,  $V_{bn}$ , y  $V_{cn}$  de la Fig.I.2b) se genera por el orden establecido para la conmutación de los interruptores de cada rama o medio puente.

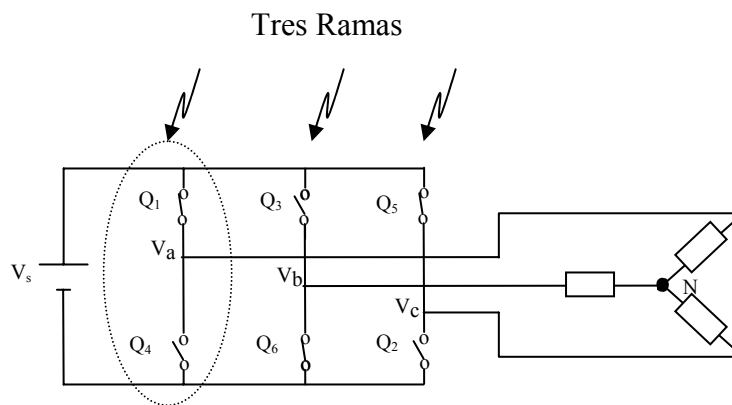


Fig. I.1: Topología del Inversor Trifásico como fuente de voltaje (VSI) conduciendo  $Q_1$ ,  $Q_3$  y  $Q_6$  y carga en estrella.

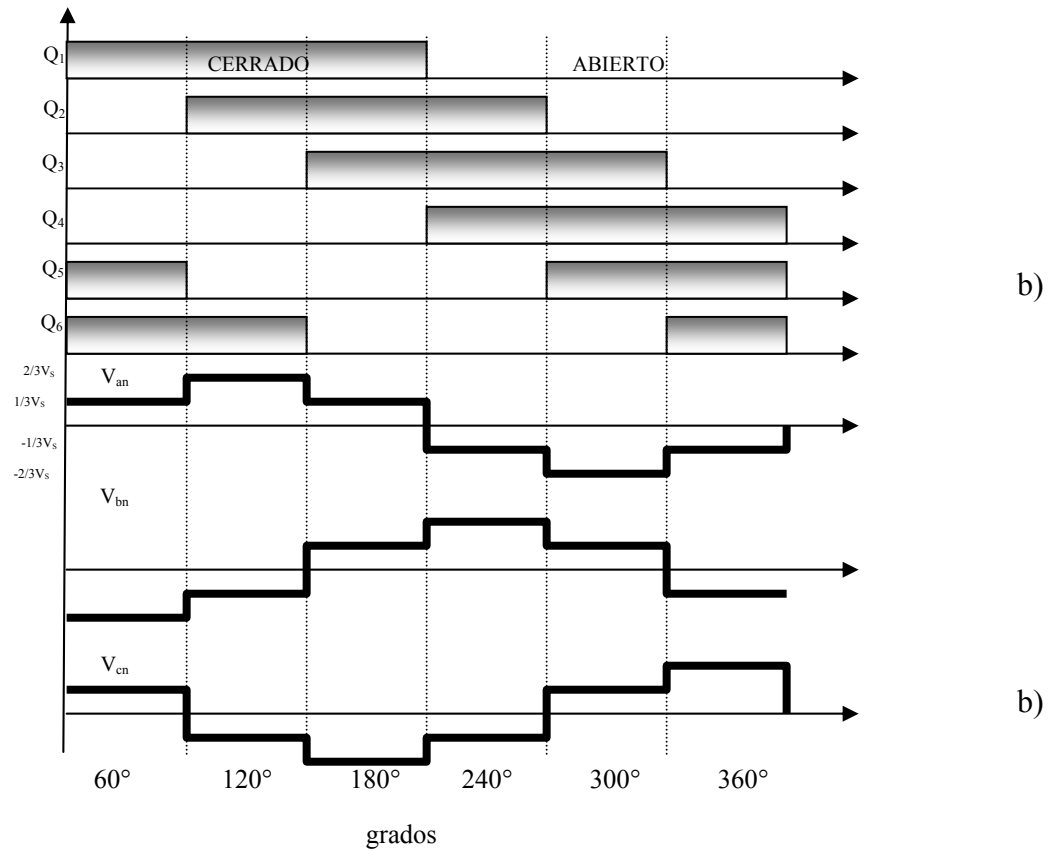


Fig.I.2: a) Interruptores conduciendo 180 grados; b) voltajes de fase al neutro desplazadas 120 grados.

El periodo se divide en seis intervalos, en cada intervalo hay tres interruptores o transistores conduciendo; uno por cada rama [3], [8] siguiendo la secuencia  $Q_5, Q_6, Q_1, Q_2, Q_3, Q_4$ . Las señales de control para el transistor superior e inferior de una misma rama en la Fig.I.3 deben ser complementarias para evitar que los transistores correspondientes conduzcan al mismo tiempo provocando un corto en la fuente de voltaje.

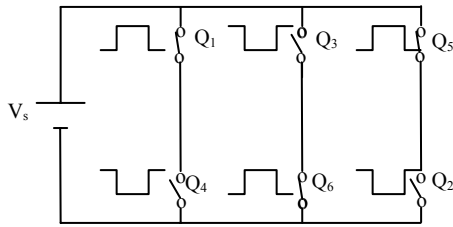


Fig.I.3: Señales complementarias para los interruptores

Esta correspondencia opuesta en la señal de control simplifica el análisis de la secuencia de encendido y apagado de los interruptores; las explicaciones siguientes estarán enfocadas para los pulsos de los transistores superiores. Como convenio se asocia el estado lógico “1” cuando el transistor superior conduce; y “0” cuando el transistor superior está apagado; es decir  $x = 2$  estados lógicos. Tomando a  $Q_1$ ,  $Q_3$  y  $Q_5$  como *tres* variables con  $x = 2$  estados lógicos (1, 0); se calcula entonces que  $2^3 = 8$  combinaciones de las cuales *seis* generan las topologías con voltaje diferente de cero Fig.I.4 a); y las *dos* restantes producen las topologías (7) y (8) para voltaje *cero* porque no hay una ruta para el flujo de la corriente Fig.I.4 b); [10], [11], [16]. La secuencia de los interruptores superiores cerrados de la Fig.I.4 se ordena en la Tabla I.1; en esta se indica qué fases quedan conectadas a la terminal positiva y la representación binaria de las combinaciones generadas por los estados lógicos de los transistores.

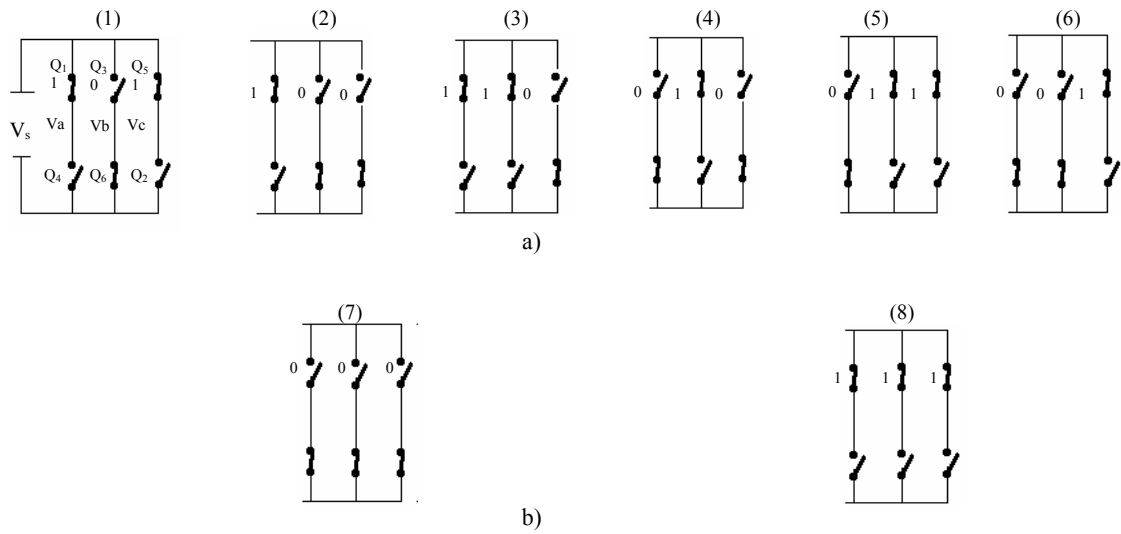


Fig. 1.4: Topologías definidas por las combinaciones de los transistores superiores; a) Representación de seis topologías de voltaje diferente de cero. (1)  $+V_a - V_b + V_c$ ; (2)  $+V_a - V_b - V_c$ ; (3)  $+V_a + V_b - V_c$ ; (4)  $-V_a + V_b - V_c$ ; (5)  $-V_a + V_b + V_c$ ; (6)  $-V_a - V_b + V_c$ ; b) Representación de las dos topologías con salida de voltaje cero.

| Transistores Superiores |  |  |  |                                 |                        |
|-------------------------|--|--|--|---------------------------------|------------------------|
| Topologías              | Secuencia  |  | Fases conectadas a la terminal $V_s$             |                                 | Combinaciones binarias |
|                         | cerrados   | abiertos   | positiva   | negativa                        |                        |
| (1)                     | Q <sub>5</sub> , Q <sub>1</sub>                  | Q <sub>3</sub>                                   | V <sub>a</sub> , V <sub>c</sub>                  | V <sub>b</sub>                  | 101                    |
| (2)                     | Q <sub>1</sub>                                   | Q <sub>3</sub> , Q <sub>5</sub>                  | V <sub>a</sub>                                   | V <sub>b</sub> , V <sub>c</sub> | 100                    |
| (3)                     | Q <sub>1</sub> , Q <sub>3</sub>                  | Q <sub>5</sub>                                   | V <sub>a</sub> , V <sub>b</sub>                  | V <sub>c</sub>                  | 110                    |
| (4)                     | Q <sub>3</sub>                                   | Q <sub>1</sub> , Q <sub>5</sub>                  | V <sub>b</sub>                                   | V <sub>a</sub> , V <sub>c</sub> | 010                    |
| (5)                     | Q <sub>3</sub> , Q <sub>5</sub>                  | Q <sub>1</sub>                                   | V <sub>b</sub> , V <sub>c</sub>                  | V <sub>a</sub>                  | 011                    |
| (6)                     | Q <sub>5</sub>                                   | Q <sub>1</sub> , Q <sub>3</sub>                  | V <sub>c</sub>                                   | V <sub>a</sub> , V <sub>b</sub> | 001                    |
| (7)                     | -----  | Q <sub>1</sub> , Q <sub>3</sub> , Q <sub>5</sub> | -----  | -----                           | 000                    |
| (8)                     | Q <sub>1</sub> , Q <sub>3</sub> , Q <sub>5</sub> | -----  | V <sub>a</sub> , V <sub>b</sub> , V <sub>c</sub> | -----                           | 111                    |

Tabla I.1: Secuencia de transistores, fases conectadas al positivo y combinaciones.

Las topologías en (1) hasta la (6) de la Tabla I.1 generan las señales trifásicas de la Fig.I.2 b). Redibujando la topología (1) se deduce del divisor de voltaje de la Fig.I.5 que  $V_{an} = V_{cn} = +\frac{1}{3}V_s$  y  $V_{bn} = -\frac{2}{3}V_s$ , [14] donde  $V_s$  es el voltaje de alimentación y  $N$  es la referencia de las fases para la carga balanceada conectada en estrella. Claramente los voltajes de línea  $V_{ab}$ ,  $V_{bc}$  y  $V_{ca}$  para este estado son  $V_{ab} = V_s$ ;  $V_{bc} = -V_s$ ; y  $V_{ca} = 0$ . Los valores para las topologías (2) hasta la (6) se resumen en el apéndice B.

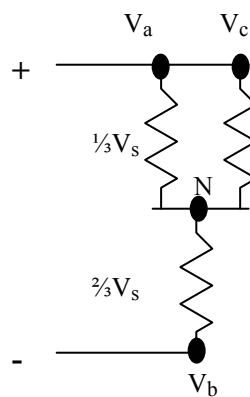


Fig. I.5: Divisor de voltaje para la topología (1).

## Modulación Espacial Vectorial (SVM)

El objetivo de la técnica de *modulación espacial vectorial (SVM)* es aproximar los voltajes de salida del inversor a los voltajes de un sistema trifásico convencional; mediante una transformación del plano tridimensional vectorial al plano bidimensional complejo  $\alpha$ - $\beta$  [3]. La Fig.I.6 a) muestra el estado lógico **101** en el inversor y la Fig.I.6 b) indica la ubicación del vector resultante  $V_I$  en el plano  $\alpha$ - $\beta$ . Las ocho combinaciones del inversor trifásico generan ocho *vectores* llamados *espaciales* definidos como:  $V_1, V_2, V_3, V_4,$

$V_5, V_6, V_7, V_8$ . La transformación del sistema tridimensional al plano  $\alpha$ - $\beta$  se describe en el apéndice C.

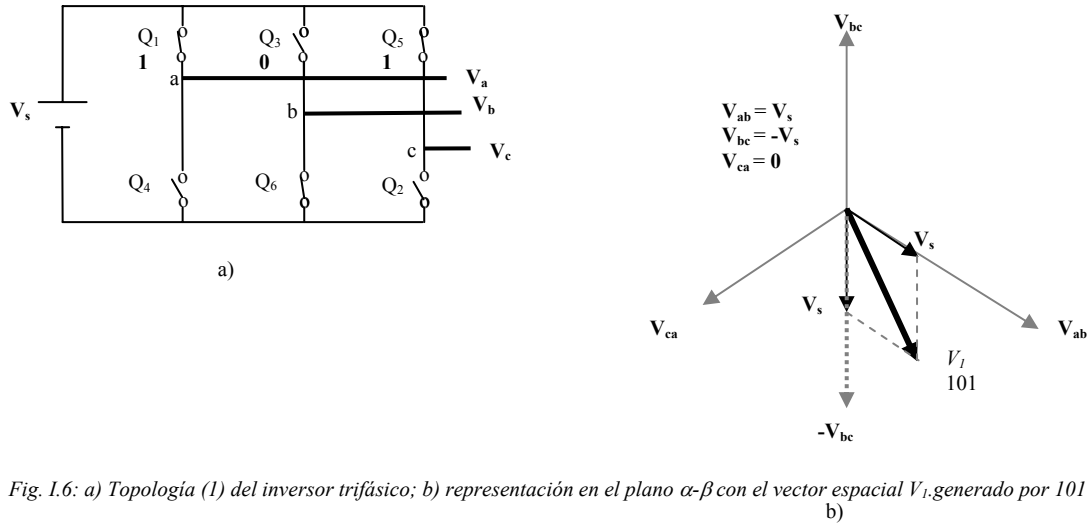


Fig. I.6: a) Topología (1) del inversor trifásico; b) representación en el plano  $\alpha$ - $\beta$  con el vector espacial  $V_1$  generado por 101

La topologías (7) y (8) de la Fig.I.7 ubican los *vectores espaciales*  $V_7, V_8$  en el centro del plano tridimensional por tener magnitud cero.

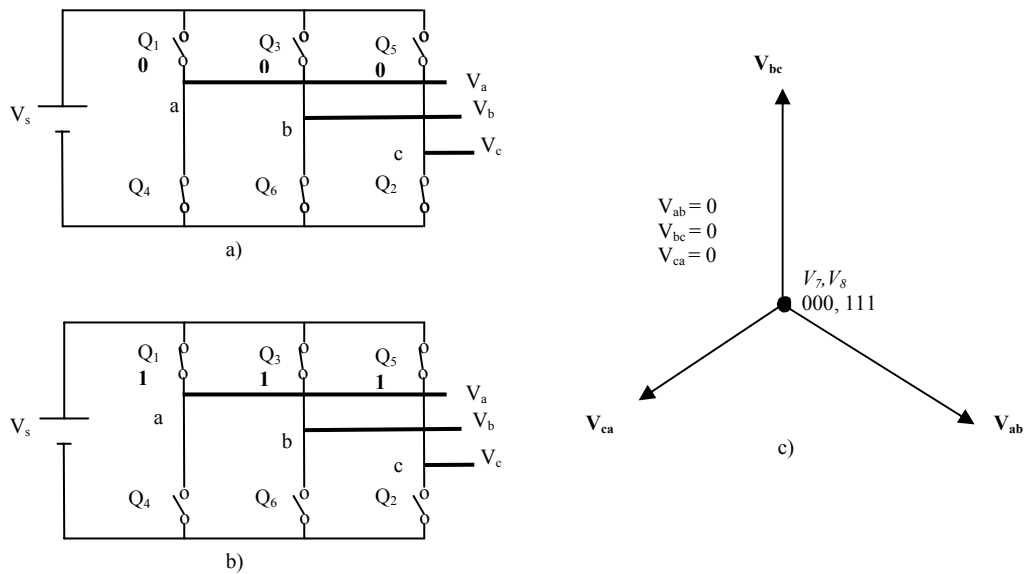


Fig. I.7: Topologías (7) y (8) con salida de voltaje cero. a) estado lógico 000 para el vector espacial  $V_7$ ; b) estado lógico 111 para el vector espacial  $V_8$ ; c) ubicación gráfica de los vectores espaciales nulos.

El voltaje instantáneo del inversor trifásico Fig.I.8 b) equivale a un *vector de referencia*  $V_r$  rotando en sentido contrario a las manecillas del reloj. La magnitud de  $V_r$  equivale al voltaje eficaz  $V_{rms}$  de la Fig.I.8 a). El tiempo que toma el vector  $V_r$  para completar un ciclo en el hexágono es el mismo periodo del sistema trifásico  $t_o$  en la Fig.I.8 a).

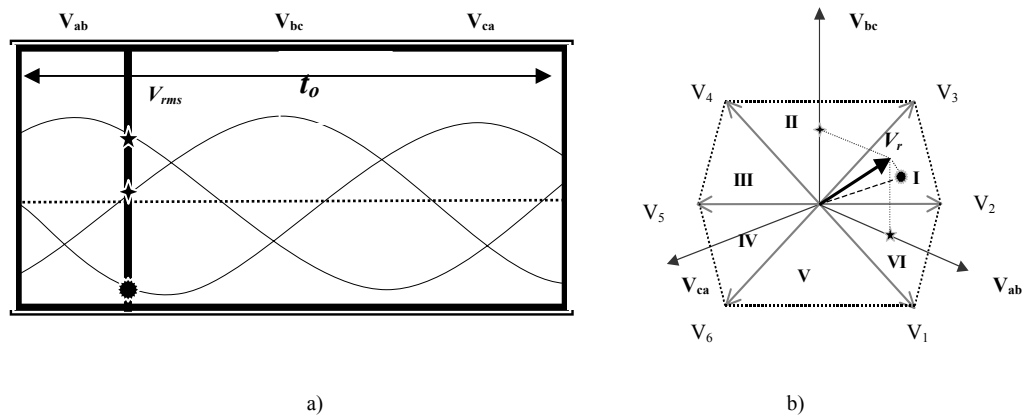


Fig. I.8: a) ubicación de voltaje instantáneo  $V_r$  en el dominio del tiempo; b) representación de vector  $V_r$  en el plano  $\alpha$ - $\beta$ .

Los *vectores espaciales* con magnitud diferente de cero  $V_1, V_2, V_3, V_4, V_5, V_6$ , se llaman *vectores activos*, ubicados en el plano  $\alpha$ - $\beta$  forman un hexágono Fig.I.9. La posición la definen las componentes  $\alpha$ - $\beta$  calculadas mediante la transformación de coordenadas. Dos *vectores activos* adyacentes  $V_x$  y  $V_y$  ( $y = x+1$ ) definen un *sector (I, II, III, IV, V, VI)*. Las topologías (7) y (8) generan los *vectores nulos*  $V_7$  y  $V_8$  ubicados en el centro del hexágono porque su magnitud es cero.

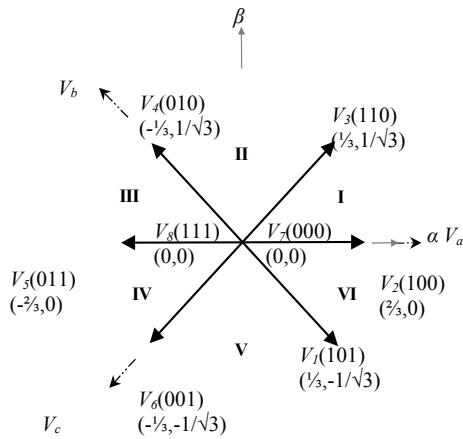


Fig. I.9: Vectores espaciales. a) Estados Lógicos; b) Componentes  $\alpha$ - $\beta$ .

El vector  $V_r$  llamado *voltaje de referencia*, definido en el **sector I** de la Fig.I.10, puede aproximarse a la suma de las proyecciones de  $T_a$  y  $T_b$  sobre los *vectores activos*:  $V_1$  y  $V_2$  respectivamente; y  $T_o$ , para los *vectores nulos*:  $V_7$ ,  $V_8$  [1] [14].

$$V_r = T_a * V_x + T_b * V_y + T_o * V_o \quad (1)$$

Donde:

$V_x$  y  $V_y$  equivalen a los *vectores activos* adyacentes al vector de referencia  $V_r$ ;

$V_o$  incluye los dos *vectores nulos*  $V_7$  y  $V_8$ ;

$T_a$ ,  $T_b$ ,  $T_o$  son las proyecciones sobre los vectores que limitan el **sector I**. La suma de estas proyecciones debe ser el 100% del período de muestreo  $t_m$ :

$$T_a + T_b + T_o = 1 \quad (2)$$



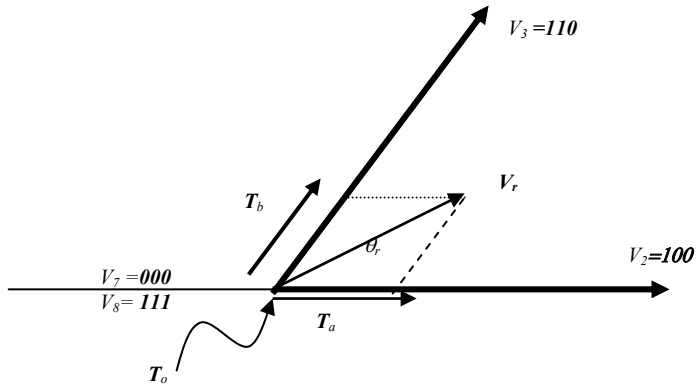


Fig. I.10: Descomposición del vector de referencia  $V_r$  en las proyecciones  $T_a$ ,  $T_b$  y  $T_o$

$V_r$  en componentes  $\alpha$ - $\beta$  se define en la ecuación (3):

$$V_r = m * V_s e^{j\frac{2\pi}{3}} = T_a V_x + T_b V_y + T_o V_o \quad (3)$$

donde  $m$  es el **índice de modulación** definido entre  $0 \leq m \leq \sqrt{3}/2 = 0.866$  para una *modulación lineal* [3]. Es decir que la trayectoria descrita por  $V_r$  es un círculo definido dentro del hexágono Fig. I.11

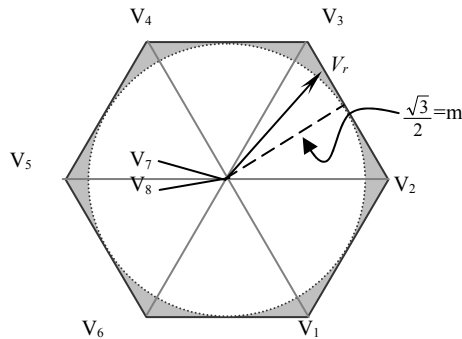


Fig. I.11: El círculo inscrito en el hexágono es el rango de modulación lineal

$$m = (\sqrt{3}/V_s) V_{rms} \quad (4)$$

El valor de  $m$  en la ecuación ( 4 ) define qué porcentaje del voltaje de alimentación  $V_s$  será transferido a los voltajes de línea del sistema trifásico [1]; en

componentes de  $\alpha\text{-}\beta$  se tiene que:

$$\begin{aligned}\frac{\sqrt{3}}{2} * m \cos(\theta_r) &= T_a + \frac{1}{2} T_b \\ \frac{\sqrt{3}}{2} * m \sin(\theta_r) &= \frac{\sqrt{3}}{2} T_b\end{aligned}\quad (5)$$

Resolviendo para  $T_a$  y  $T_b$  se obtienen las ecuaciones de (6)

$$\begin{aligned}T_a &= m \sin\left(\frac{\pi}{3} - \theta_r\right) \\ T_b &= m \sin \theta_r \\ T_o &= 1 - T_a - T_b\end{aligned}\quad (6)$$

En el capítulo II las ecuaciones de (6) se ocuparán para obtener las proyecciones  $T_o$ ,  $T_a$  y  $T_b$  que generan el vector de referencia  $V_r$ , dada la posición  $\theta_r$

## Esquema de Modulación para las señales de control

Las ocho combinaciones binarias de la Tabla I.1 sintetizan la salida de voltaje del inversor. A continuación se explicará el esquema de las señales de control en los interruptores o transistores  $Q_1$ ,  $Q_3$  y  $Q_5$  que reproducen las combinaciones binarias de la Tabla I.1. La Fig.I.12 muestra los vectores espaciales que definen al **sector I**, los pulsos de control para los transistores superiores  $Q_1$ ,  $Q_3$  y  $Q_5$  y el periodo de muestreo  $t_m$ . Este esquema se conoce como **secuencia simétrica** y es considerado con menor distorsión armónica (**THD**) por la simetría central de las señales [2]. En los intervalos  $t_1$  y  $t_7$  los transistores  $Q_1$ ,  $Q_3$  y  $Q_5$  están abiertos “0”, para los intervalos  $t_2$ ,  $t_3$ ,  $t_4$ ,  $t_5$  y  $t_6$  los transistores cambiarán secuencialmente su estado a cerrado “1”. En el cambio de intervalo solamente se conmuta un transistor; es decir, del intervalo  $t_1$  hacia  $t_2$  cambia positivamente ( $\uparrow$ ) el

transistor  $Q_1$ . Bajo esta condición el esquema de modulación permite seis conmutaciones para el periodo  $t_m$  [1], [3].

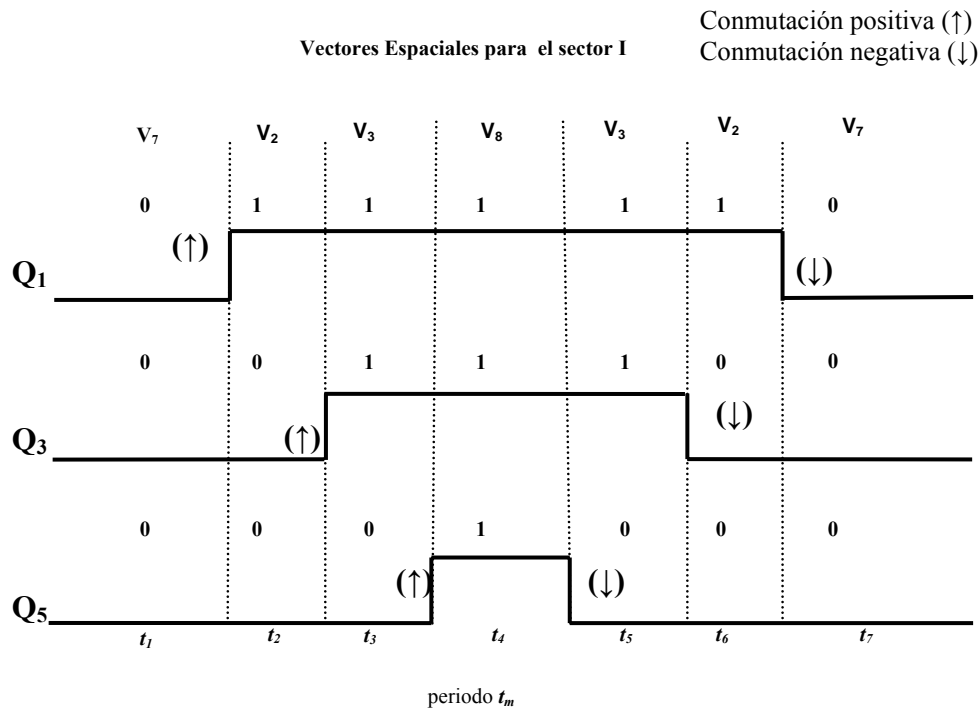


Fig. I.12: Esquema para los pulsos de control de los transistores superiores  $Q_1$ ,  $Q_3$ , y  $Q_5$ . Señales simétricas

Considerando todos los sectores del plano  $\alpha$ - $\beta$ , el esquema es diferente en cada sector por los vectores que lo definen Fig.I.13, así la secuencia de vectores  $V_o | V_x | V_y | V_o | V_y | V_x | V_o$ ; se repite en cada sector del plano  $\alpha$ - $\beta$ , donde  $V_x$  y  $V_y$  ( $y = x \pm \frac{\pi}{3}$ ) son los *vectores activos* que limitan el sector y  $V_o$  representa los *vectores nulos*  $V_7$  y  $V_8$ . De la Tabla I.1, si la combinación binaria inicial es 000: equivalente a  $V_o = V_7$ , entonces para conmutar un solo transistor la siguiente secuencia en  $V_x$  puede ser 100, 010, 001:  $V_x = V_2$ , ó  $V_x = V_4$ , ó  $V_x = V_6$ ; mientras que  $V_y$  toma alguno de los vectores:  $V_1$ ,  $V_3$  y  $V_5$  representados por las

secuencias 101, 110, 011; finalmente el intervalo central  $t_4$  indicado como  $V_o$ , toma la combinación 111; es decir,  $V_o = V_8$  Fig.I.12. La secuencia de aparición de los sectores se definió en sentido contrario a las manecillas del reloj indicada en la Fig.I.13 por los índices I, II, III, IV, V y VI; tomando como punto de partida el sector I.

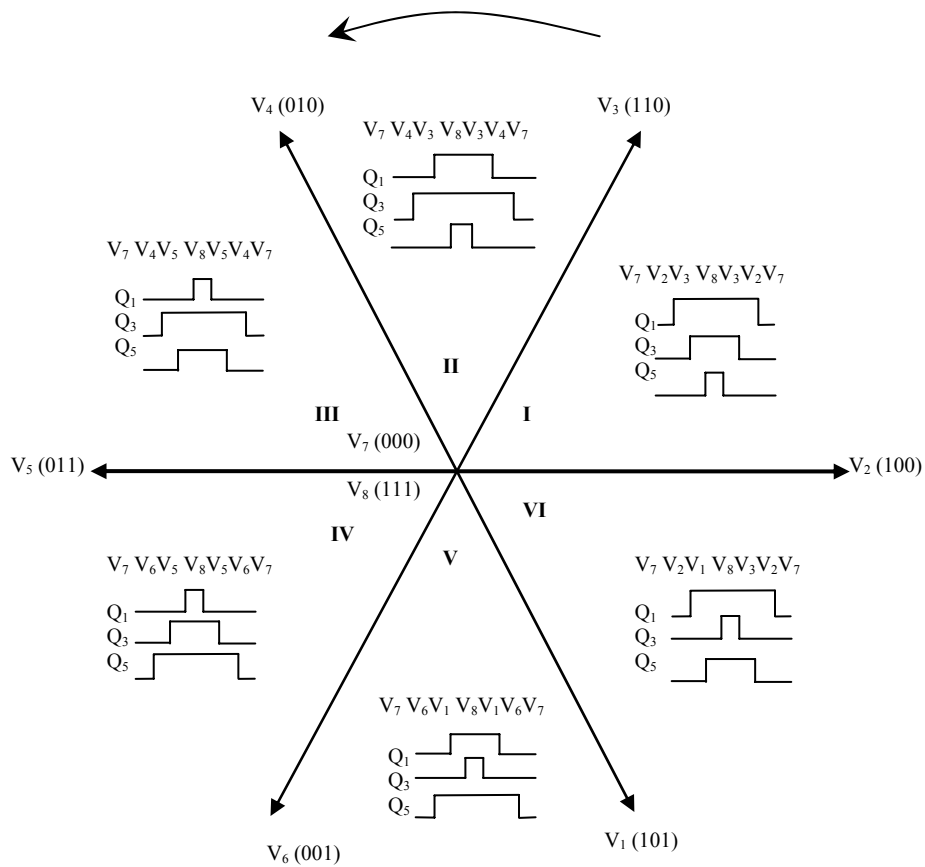


Fig. I.13: Definición de los pulsos de control en cada sector. Sentido de giro